

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-237276

(43) 公開日 平成6年(1994)8月23日

(51) Int.Cl.<sup>5</sup>  
H 0 4 L 27/20

識別記号 庁内整理番号  
Z 9297-5K

F I

技術表示箇所

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願平5-23102

(22) 出願日 平成5年(1993)2月12日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 小野 光洋

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 川崎 敏雄

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 井桁 貞一

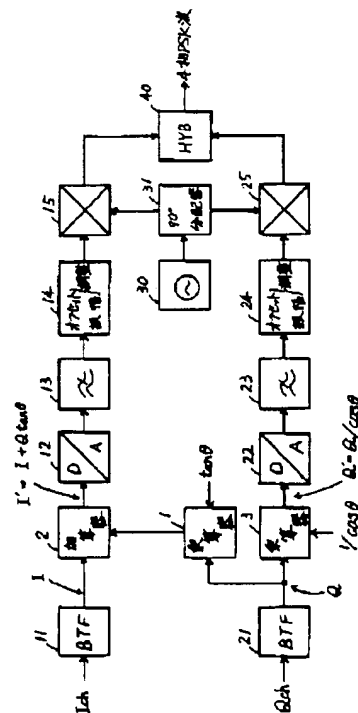
(54) 【発明の名称】 直交変調器

(57) 【要約】 (修正有)

【目的】 I チャネル側と Q チャネル側とに各々デジタルフィルタを用いるが全体として其の回路規模が小さな直交変調器を提供する。

【構成】 デジタルフィルタ11, 21を通した I チャネルと Q チャネルの出力を、D/A変換器12, 22で変換し、フィルタ13, 23で高調波成分を除去し、調整器14, 24で振幅を増える処理をした後、局部発振器30の出力を互の位相差が90度の二信号に分配(31)し位相補償(32)した各信号と乗算(15, 25)し其の乗算出力を合成(40)した直交変調器において、位相補償を止めて分配のみとし、其の二つの出力I, Qの位相角が90° から角度θだけ位相外れしている場合は、I チャネル側のD/A変換器12の入力I'を、デジタルフィルタ21の出力Qにtanθを乗算(1)した出力Qtanθとデジタルフィルタ11の出力Iとを加算(2)した値とし、Qチャネル側のD/A変換器22の入力Q'を、デジタルフィルタ21の出力Qに1/cosθを乗算(3)した値とする。

本発明の請求項1の直交変調器の基本構成を示す原理図



## 【特許請求の範囲】

【請求項1】 入力(I)チャンネルとQチャンネルの二系統のデジタルデータの各々のデジタルフィルタ(11, 21)を通した出力を、D/A変換器(12, 22)でアナログ信号に変換し、フィルタ(13, 23)で高調波成分を制限し、調整器(14, 24)で振幅を揃えるなど必要な信号処理をした後、局部発振器(30)の出力の搬送波信号を互の位相差が90度の二信号に分配(31)し位相補償(32)する90°位相器(300)の出力の各搬送波信号と夫々乗算(15, 25)し其の二つの乗算出力を合成(40)し4相PSK波等の直交変調波を得る直交変調器において、前記90°位相器(300)の位相補償器(32)の使用を止めて90°分配器(31)のみとし、其の90°分配器(31)の二つの出力I、Qの位相角が所定の直角90°から角度θだけ位相外れしている場合は、Iチャンネル側のD/A変換器(12)の入力I'を、Qチャンネル側のデジタルフィルタ(21)の出力Qにtanθを乗算(1)した出力QtanθとIチャンネル側のデジタルフィルタ(11)の出力Iとを加算(2)した値(I' = I + Qtanθ)とし、Qチャンネル側のD/A変換器(22)の入力Q'を、Qチャンネル側のデジタルフィルタ(21)の出力Qに1/cosθを乗算(3)した値(Q' = Q/cosθ)としたことを特徴とする直交変調器。

【請求項2】 前記Iチャンネル側とQチャンネル側のデジタルフィルタ(11, 21)の出力I、Qの値を、前記Qチャンネル側の乗算器(3)の乗算値(1/cosθ)の所定の位相誤差θの範囲(±10deg)における最大値(1.0154)とIチャンネル側の加算器(2)の加算値(1+tanθ)の同範囲における最大値(1.1763)との比(1.0154/1.1763=0.8632)倍して、前記D/A変換器(12, 22)の入力I'、Q'の最大値が値1となる様に規格化することを特徴とした請求項1記載の直交変調器。

【請求項3】 前記D/A変換器(12, 22)の入力で所要値I'、Q'を得る為の演算I' = I + Qtanθを、該Iにcosθを乗ずる乗算器(1)と該Qにsinθを乗ずる乗算器(2)と該乗算器(1, 2)の各出力を加算する加算器(3)とにより、(Icosθ + Qsinθ)の演算に変形し、演算Q' = Q/cosθはQそのままとして、前記デジタルフィルタ(11, 21)と乗算器(1, 2)とが、入力(IchとQch)の各直列データを変換しn bitの並列データ(x<sub>i</sub>)を出力する各シフトレジスタと該n bitの並列データ(x<sub>i</sub>)を入力し位相誤差θと該θの極性(±)とを指定し各タップ係数(a<sub>i</sub>)を乗じて加算した出力(Σ a<sub>i</sub> x<sub>i</sub>)を出力する各ROM<sub>1</sub>、ROM<sub>2</sub>とで代替されることを特徴とした請求項1記載の直交変調器。

【請求項4】 前記直交変調器の局部発振器(30)の出力の搬送波の周波数が所謂シンセサイザにより可変される場合、該シンセサイザ(30)の出力周波数の設定用データ(A)を利用し、予め該90°分配器(31)の各周波数毎の位相誤差θを求めておき、tanθを書き込むROM1と1/cosθを書き込むROM2とを具え、該シンセサイザ(30)の

出力周波数を設定する毎に該設定用データ(A)により、該ROM1とROM2とから必要なtanθと1/cosθの値を読み出すことを特徴とした請求項1記載の直交変調器。

【請求項5】 前記シンセサイザ(30)の出力周波数の設定用データ(A)により、入力(IchとQch)の各直列データを並列データに変換する各シフトレジスタと該シフトレジスタからのn bitの並列データ(x<sub>i</sub>)を入力し、各タップ係数(a<sub>i</sub>)を乗じ、其のn bit分を加算した出力(Σ a<sub>i</sub> x<sub>i</sub>)を出力するようなROM<sub>1</sub>、ROM<sub>2</sub>を具えることを特徴とした請求項1記載の直交変調器。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、入力(I)チャンネルとQチャンネルの二系統のデジタルデータを、各々のデジタルフィルタBTFを通し、その各BTF出力をD/A変換器でアナログ信号に変換し、フィルタで高調波成分を除去し、レベル調整器で振幅を揃える等の必要な信号処理をした後に、局部発振器の出力の一つの搬送波信号を互の位相差が90度の二信号に分け位相補償した各搬送波信号と夫々乗算し、其の二つの乗算出力を合成して、4相PSK波などの直交変調波を得る直交変調器に関する。

【0002】

【従来の技術】 図8に、上記のデジタルフィルタBTFを用いて4相PSK波信号を得る従来の直交変調器の構成を示す。ここで、局部発振器30の出力の一つの搬送波信号を、互の位相差が90度の二信号に分けIチャンネル側とQチャンネル側の振幅変調用の各乗算器15, 25へ出力する所謂90°位相器300として、90°分配器31を良く使用するが、その部品のバラツキ等により、直交変調波出力のIチャンネル側の出力とQチャンネル側の出力との間の位相角の直角90°が保証されない場合がある。そのため、従来の90°位相器300Aは、90°分配器31と、其の二出力の位相角の直角90°からの位相外れθを補償する位相補償器32とで構成されていた。

【0003】

【発明が解決しようとする課題】 従来の直交変調器は、上述の如く、局部発振器30の出力の搬送波を互の位相差が90度の二信号に分けIチャンネル側とQチャンネル側の各乗算器15, 25へ出力する所謂90°位相器300Aが、90°分配器31と位相補償器32とで構成されていたので、直交変調器の回路規模が大きくなるという問題があった。本発明の目的は、Iチャンネル側とQチャンネル側とに各々デジタルフィルタBTFを用いるが、全体として回路規模が小さな直交変調器の構成を提供することにある。

【0004】

【課題を解決するための手段】 この目的達成のための本発明の基本的な構成は、図1の原理図に示すように、

(1) 90°位相器300Aの中の位相補償器32の使用を止め90°分配器31のみとする。

(2) その90°分配器31の二つの出力I、Qの位相角が所定

【0005】

【0006】

10 なお、入力データ 1ch, Qch を処理するディジタルフィルタ BTF 11, 21 と乗算器 1<sub>1</sub>, 2<sub>1</sub> は、通常の場合、図 5 に示す如く、入力の 1ch (Qch) の直列データを入力し並列データ  $x_k$  を出力するシフトレジスタと該並列データ  $x_k$  を入力し  $n$  bit の位相誤差  $\theta$  と其の  $\theta$  の極性  $\pm$  とを指定して各タップ係数  $a_k$  を乗じ加算した出力  $\sum a_k \cdot x_k$  を出力するメモリ ROM とで構成される。位相誤差  $\theta$  を、0 から 1 deg づつ、 $\pm 15$  deg まで補正したければ、 $2^\circ = 1/6$  なので、 $n$  bit は 4 bit となる。従って、図 4 の各 BTF 11, 21 と  $\cos \theta, \sin \theta$  の乗算器 1<sub>1</sub>, 2<sub>1</sub> とを含む点線部分は、各 ROM<sub>1</sub>, ROM<sub>0</sub> にて入力データ 1ch, Qch を処理することが可能となり、外付回路は不要となる。また、図 6 に示す如く、局部発振器 30 の出力の搬送波信号の周波数が、所謂シンセサイザにより可変できる構成の直交変調器では、90° 分配器 31 の出力の位相誤差  $\theta$  が前記局部発振器 30 の出力の搬送波信号の周波数により変化してしまう。そこで請求項 4 の構成として、図 6 に示す如く、シンセサイザ 30 の出力周波数の設定用データ (A) を利用し、予め、90° 分配器 31 の各周波数毎の位相誤差  $\theta$  を求めておき、ROM 1 には  $\tan \theta$  を書き込み、ROM 2 には  $1/\cos \theta$  を書き込んで置く。そしてシンセサイザ 30 の出力周波数を設定する毎に前記設定用データ (A) により、ROM 1, ROM 2 から必要な  $\tan \theta, 1/\cos \theta$  の値を読み出すようにする。また、この図 6 の請求項 4 の構成を簡素化する為に、請求項 5 として、前記図 4 の各 BTF と乗算器の代りのシフトレジスタと ROM<sub>1</sub>, ROM<sub>0</sub> の組合せと同様に、図 7 の構成図の如く、シンセサイザの周波数設定データ (A) により、入力の直列データ 1ch, Qch を直/並変換するシフトレジスタと該シフトレジスタからの並列  $n$  bit のデータ  $x_k$  を入力し、各タップ係数  $a_k$  を乗じ、  
40  $n$  個分だけ加算した出力  $\sum a_k \cdot x_k$  を出力するような ROM<sub>1</sub>, ROM<sub>0</sub> を備える。

【0007】

【図面の簡単な説明】

【図 1】 本発明の請求項 1 の直交変調器の基本構成を

示す原理図

【図2】 本発明の直交変調器の動作を説明する為の直交変調出力の空間信号点位置を表す説明図

【図3】 本発明の請求項2の直交変調器の動作を説明する為の位相誤差 $\theta$ に対する $1/\cos\theta$ と $1+\tan\theta$ の値の表を示す説明図

【図4】 本発明の請求項3の直交変調器の構成図

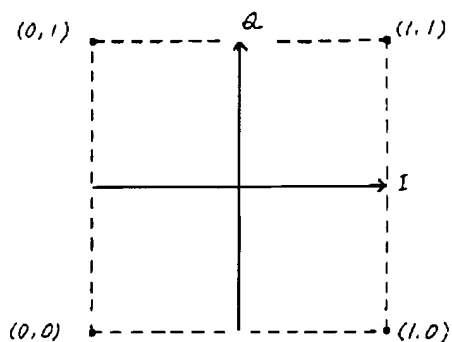
【図5】 本発明の請求項4の直交変調器の構成を説明する為のBPFと乗算器に代わるシフトレジスタとROMの使用方法的説明図

【図6】 本発明の請求項4の直交変調器の構成図

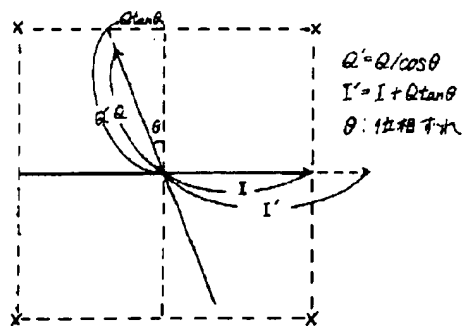
【図2】

本発明の直交変調器の動作を説明する為の直交変調出力の空間信号点位置を表す説明図

(a) 90°分配器が位相ずれない場合



(b) 90°分配器が $\theta$ 位相ずれしている場合



【図3】

本発明の請求項2の直交変調器の動作を説明する為の位相誤差 $\theta$ に対する $1/\cos\theta$ と $1+\tan\theta$ の値の表を示す説明図

表1

| $\theta$ (deg) | $1/\cos\theta$ | $1+\tan\theta$ |
|----------------|----------------|----------------|
| +10            | 1.0154         | 1.1763         |
| +9             | 1.0125         | 1.1584         |
| +8             | 1.0098         | 1.1405         |
| +7             | 1.0075         | 1.1228         |
| +6             | 1.0055         | 1.1051         |
| +5             | 1.0038         | 1.0875         |
| +4             | 1.0024         | 1.0699         |
| +3             | 1.0014         | 1.0524         |
| +2             | 1.0006         | 1.0349         |
| +1             | 1.0002         | 1.0175         |
| 0              | 1.0000         | 1.0000         |
| -1             | 1.0002         | 0.9825         |
| -2             | 1.0006         | 0.9651         |
| -3             | 1.0014         | 0.9476         |
| -4             | 1.0024         | 0.9301         |
| -5             | 1.0038         | 0.9125         |
| -6             | 1.0055         | 0.8949         |
| -7             | 1.0075         | 0.8772         |
| -8             | 1.0098         | 0.8595         |
| -9             | 1.0125         | 0.8416         |
| -10            | 1.0154         | 0.8237         |

条件

- ① 位相誤差( $\theta$ )は  
±10 deg 以内とする。  
② I, Qの振幅互  
I=Q=1 とする

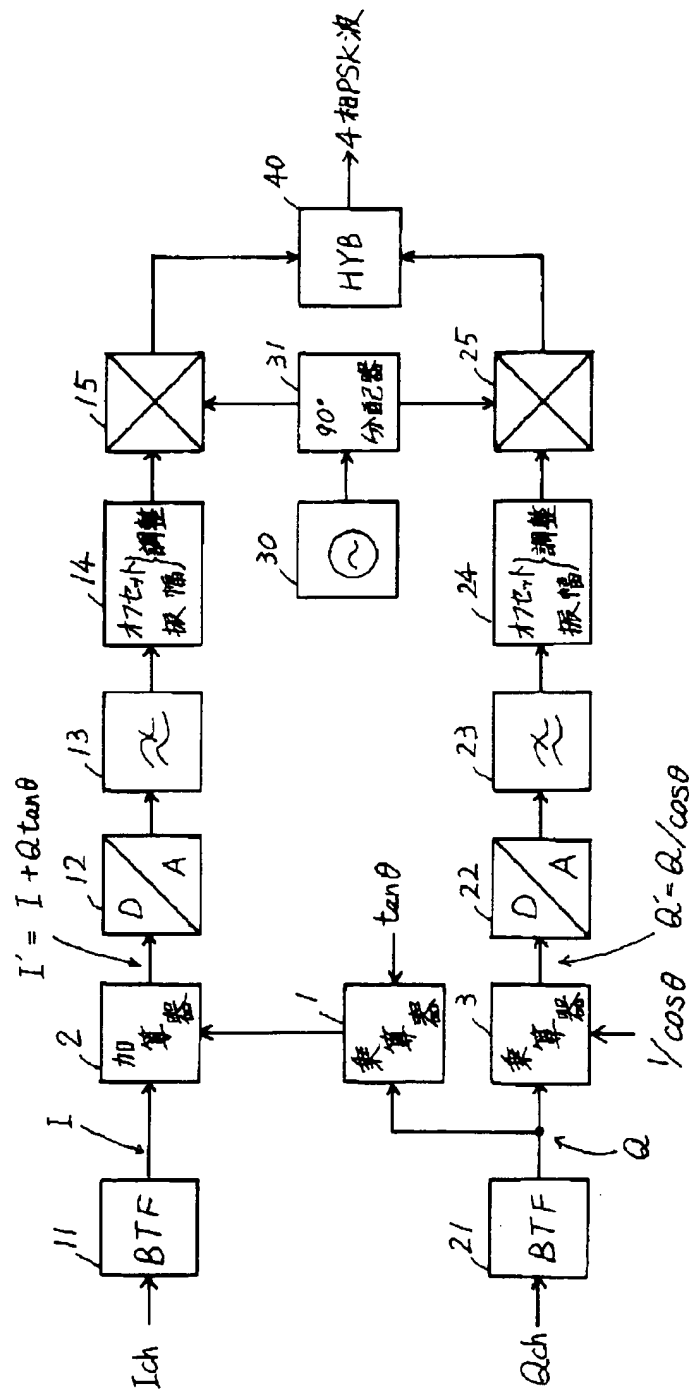
I, Qの増大率は  

$$= \frac{1.0154}{1.1763}$$

$$\div 0.8632$$

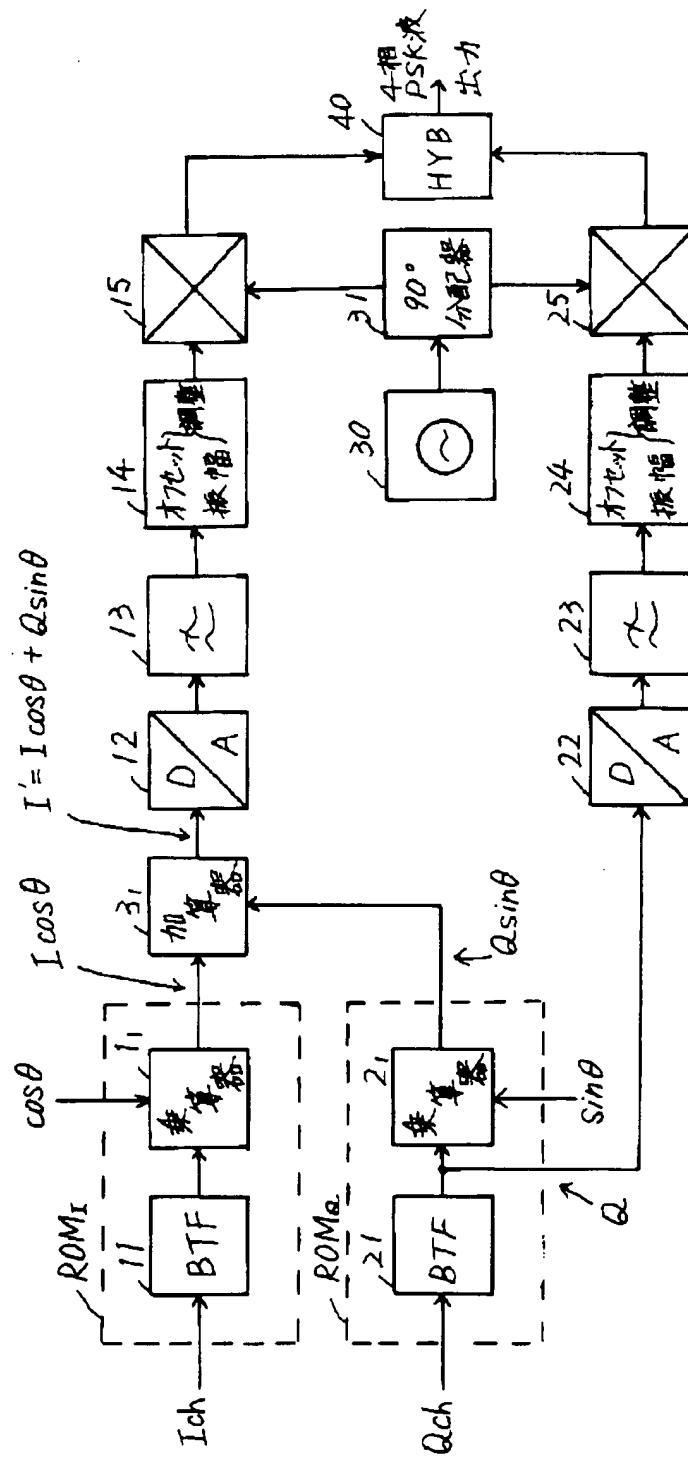
【図1】

本発明の請求項1の直交変調器の基本構成を示す原理図



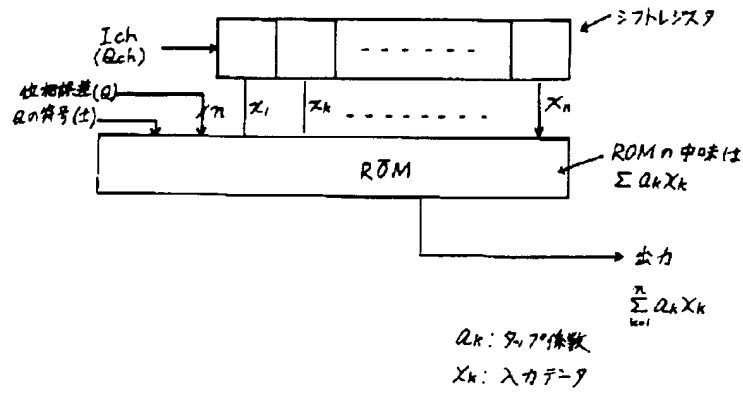
【図4】

本発明の請求項3の直交変調器の構成図



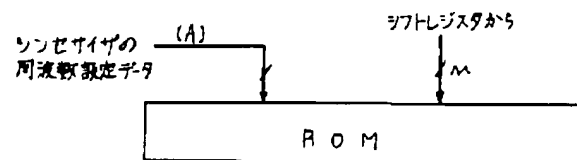
【図5】

本発明の請求項4の直交変調器の構成を説明する為のBPFと乗算器に代わるシフトレジスタとROMの使用方法的説明図



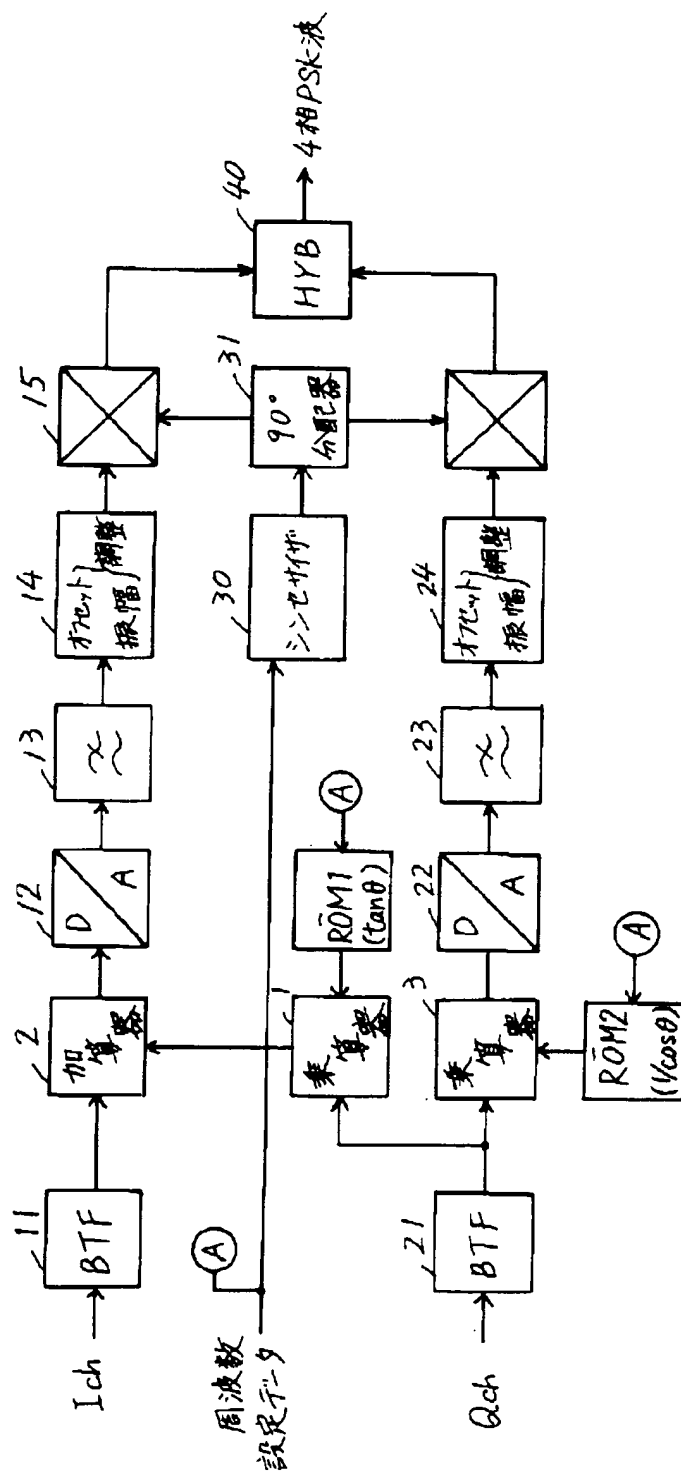
【図7】

本発明の請求項5の直交変調器の構成を説明する為のBPFと乗算器に代わるシフトレジスタとROMのアドレス方法的説明図



【図6】

本発明の請求項4の直交変調器の構成図





【図8】

従来の直交変調器の4相PSK変調器の構成図

